

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-108905

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 19/07				
G 0 6 F 11/22	3 3 0 B	9072-5B		
G 0 6 K 17/00	B	8623-5L		
		8623-5L	G 0 6 K 19/ 00	J

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号 特願平3-299720

(22)出願日 平成3年(1991)10月18日

(71)出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72)発明者 逢坂 宏

東京都新宿区榎町7番地 大日本印刷株式会社内

(72)発明者 森山 明子

東京都新宿区榎町7番地 大日本印刷株式会社内

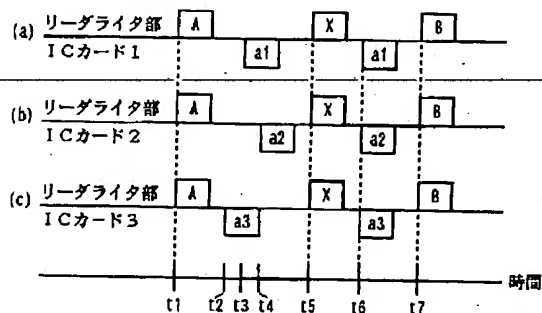
(74)代理人 弁理士 志村 浩

(54)【発明の名称】 ICカードのテスト方法ならびにこの方法の実施に適したICカードおよびテスト装置

(57)【要約】

【目的】 複数のICカードについて、EEPROMへの書き込みテストを同時に行う。

【構成】 時刻t1で、リーダライタ部から各ICカードへテストコマンドAを送信する。各ICカードは、このテストコマンドAに基づいてEEPROMへの書き込み動作を行い、書き込み完了を示すレスポンスa1～a3を返送するとともに、これを、それぞれの内蔵RAMに一時保存する。返送されたレスポンスa1～a3はリーダライタ部内のバッファに一旦蓄積されてからテストされる。バッファがオーバーフローしてテストが失敗した場合は、リーダライタ部は時刻t5において応答要求コマンドXを送信する。これを受けて各ICカードは、RAM内に一時保存されていたレスポンスa1～a3を時刻t6において同時返送する。リーダライタ部は同時返送されたレスポンスを用いてテストを行うことができる。



## 【特許請求の範囲】

【請求項1】 所定のテストコマンドを複数のICカードに送信し、これにตอบสนองして各ICカードから返送されるレスポンスを受信し、このレスポンスが期待どおりのものであるか否かを判断することにより、各ICカードをテストするICカードのテスト方法であって、各ICカードに、返送すべきレスポンスを内部メモリに一時的に保持する機能と、所定の応答要求コマンドが与えられたときに、前記内部メモリに保持されているレスポンスを返送する機能と、を付加し、複数のすべてのICカードについてレスポンスが準備できたと期待される時点で、各ICカードに前記応答要求コマンドを与え、各ICカードから返送されるレスポンスを同時に受信するようにしたことを特徴とするICカードのテスト方法。

【請求項2】 請求項1に記載のテスト方法を実施するICカードであって、テスト装置から所定のテストコマンドが与えられたとき、これにตอบสนองして返送すべきレスポンスを生成する機能と、生成した前記レスポンスを内部メモリに一時的に保持する機能と、テスト装置から所定の応答要求コマンドが与えられたときに、前記内部メモリに保持されているレスポンスを返送する機能と、を有することを特徴とするICカード。

【請求項3】 請求項1に記載のテスト方法を実施するためのテスト装置であって、所定のテストコマンドを複数のICカードに送信する機能と、前記テストコマンドの送信時から所定の設定時間経過後に、前記各ICカードに応答要求コマンドを与える機能と、

前記応答要求コマンドにตอบสนองして各ICカードから返送されるレスポンスを受信し、このレスポンスが期待どおりのものであるか否かを判断することにより、各ICカードをテストする機能と、を有することを特徴とするICカードのテスト装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ICカードのテスト方法に関し、特に複数のICカードを同時にテストするためのテスト方法に関する。

## 【0002】

【従来の技術】近年、新しい情報記憶媒体として、ICカードが注目を集めている。特に、CPUを内蔵したICカードは、情報の記憶だけでなく演算処理を行う機能を有するため、種々の用途に利用されつつある。一般に、このようなCPU内蔵型のICカードは、CPUの他、ROM、RAM、EEPROMといった記憶装置

と、リーダライタ装置との間で情報転送を行うためのI/O装置が内蔵されている。

【0003】このような複雑な機能をもったICカードを市場に供給する場合、出荷前に厳格なテストを行う必要がある。すなわち、ICカードに入力信号として所定のテストコマンドを与え、このテストコマンドの実行により得られるレスポンスを出力信号として取り出し、このレスポンスが論理的に期待される結果と一致するか否かをみることにし、そのICカードが正常に機能するかどうかをテストするのである。大量生産されたICカードを効率的にテストするため、たとえば、特開平2-296165号公報には、複数のICカードを同時にテストすることができるICカードのテスト装置が開示されている。

## 【0004】

【発明が解決しようとする課題】複数のICカードに対して同時にテストを行う場合の留意点は、テスト装置側から複数のICカードに対して同時にテストコマンドを与えた場合であっても、各ICカードからのレスポンスは必ずしも同時にこないという点である。これは、ICカードが記憶装置としてEEPROMを有しているためである。EEPROMをテストするためには、ここに何らかのデータを書き込む必要がある。ところが、EEPROMへの書き込みに必要な時間は、各デバイスごとに異なるため、EEPROMへの書き込み動作を指示するテストコマンドを複数のICカードに与えた場合、各ICカードからのレスポンス返送はばらばらになる。

【0005】そこで、上述した特開平2-296165号公報に開示されたテスト装置では、テスト対象となるICカードの数だけのバッファを用意しておき、各ICカードから返送されてきたレスポンスをこのバッファに一時蓄積しておき、後でこのバッファから各レスポンスを読み出してテストを行うという方法を採用している。しかしながら、テスト装置側に用意できるバッファの容量には限度があり、テスト対象となるICカードの数が増えれば増えるほど、1つのICカードに割り当てられるバッファの容量を小さくせざるを得ない。このため、処理が最も早いICカードにおける書き込み時間と、処理が最も遅いICカードにおける書き込み時間と、の時間差が大きい場合には、処理が最も早いICカードからのレスポンスを蓄積するためのバッファがオーバーフローしてもなお、処理が最も遅いICカードからのレスポンスが返送されないという事態が生じることになる。このような事態が生じると、レスポンスを正しく認識することができなかつたICカードについては、再度テストを行わねばならない。

【0006】そこで本発明は、複数のICカードについてのテストを確実に行うことのできるテスト方法を提供することを目的とする。

## 【0007】

【課題を解決するための手段】本発明は、所定のテストコマンドを複数のICカードに送信し、これにตอบสนองして各ICカードから返送されるレスポンスを受信し、このレスポンスが期待どおりのものであるか否かを判断することにより、各ICカードをテストするICカードのテスト方法において、各ICカードに、返送すべきレスポンスを内部メモリに一時的に保持する機能と、所定の応答要求コマンドが与えられたときに、内部メモリに保持されているレスポンスを返送する機能と、を付加し、複数のすべてのICカードについてレスポンスが準備できたと期待される時点で、各ICカードに前記応答要求コマンドを与え、各ICカードから返送されるレスポンスを同時に受信するようにしたものである。

【0008】

【作 用】まず、テスト装置から複数のICカードに対して、所定のテストコマンドが送信される。各ICカードは、このテストコマンドに基づいて所定の処理（たとえば、EEPROMへの書き込み処理）を行い、返送すべきレスポンスを生成する。このレスポンスは、ICカードの内部メモリ（たとえば、RAM）に一時的に保持される。テストコマンドがICカードに送信されてから所定の設定時間が経過すると、テスト装置から複数のICカードに対して、今度は応答要求コマンドが送信される。この所定の設定時間を、複数のすべてのICカードについてレスポンスの準備が完了するであろうと思われる時間に設定しておけば、応答要求コマンドが送信された時点で、すべてのICカードの内部メモリ内には、既に返送すべきレスポンスが保持されていることになる。各ICカードが、この応答要求コマンドに応じて、一時的に保持されていたレスポンスをテスト装置側へ返送する処理を行えば、テスト装置は複数のICカードからのレスポンスを同時に得ることができる。

【0009】

【実施例】以下、本発明を図示する実施例に基づいて説明する。図1は、本発明の一実施例に係るICカードのテスト方法を説明するためのブロック図である。このブロック図には、このテスト方法に用いられるICカードテスト装置100および複数のICカード1、2、3、…が示されている。ICカードテスト装置100は、リーダライタ部110と検査処理部120とによって構成されている。リーダライタ部110は、複数のICカード1、2、3に対してデータを送信する機能と、逆にデータを受信する機能とを有する。検査処理部120は、このテストの実体的な処理を行う部分であり、所定のテストコマンドを発生させ、リーダライタ部110を介してこれを各ICカードに送信したり、各ICカードからのレスポンスをリーダライタ部110を介して受信したり、受信したレスポンスが論理的に期待されるデータになっているかどうかをテストしたりする機能を有する。

【0010】ICカード1は、リーダライタ部110と

の間でデータ送受を行うI/O装置11と、CPU12と、内部メモリとしてのROM13、RAM14、EEPROM15と、を有する。CPU12は、ROM13内のプログラムに基づいて種々の処理を実行する。ICカード2、3、…も全く同様の構成である。

【0011】いま、ICカードテスト装置100によって、各ICカードのEEPROMのテストを行う場合を考える。もっとも、ICカードテスト装置100は、この他、各ICカードのROM内のプログラムのテストや、RAMのテストなどを行う機能を有しているが、本発明の特徴はEEPROMのテストにあるので、ここでは、このEEPROMのテストについてのみ考えることにする。まず、ICカードテスト装置100は、各ICカードに対して所定のテストコマンドを送信する。たとえば、ICカード1では、リーダライタ部110から送信されたテストコマンドは、I/O装置11によって取り込まれ、CPU12によって実行される。このテストコマンドは、EEPROM15への書き込み動作を指示するコマンドである。CPU12は、EEPROM15の特定のアドレスへの書き込み動作を完了したら、動作完了を示す何らかのレスポンスを発生し、I/O装置11を介してリーダライタ部110へ、このレスポンスを返送する。検査処理部120は、このレスポンスを所定の論理データと比較し、正常か否かの判断を行う。

【0012】図2は、このようなテスト動作のタイムチャートである。図2(a)はリーダライタ部110とICカード1との間の転送データを、図2(b)はリーダライタ部110とICカード2との間の転送データを、図2(c)はリーダライタ部110とICカード3との間の転送データを、それぞれ示している。いずれも水平線上方にリーダライタ部110から送信されるデータを、水平線下方にICカードから送信されるデータを、それぞれ示している。いま、時刻t1において、リーダライタ部110から各ICカードに対して同時にテストコマンドAが送信されたものとする。このテストコマンドAを受けて、各ICカードはEEPROMへ所定の書き込み動作を行い、書き込み動作が完了したら、これに対応するレスポンスを発生し、リーダライタ部110へ返送する。ところが、前述したように、EEPROMへの書き込み時間は、各ICカードによって異なるため、レスポンスが返送される時間も各ICカードごとにばらばらになる。図2の例では、まず時刻t2においてICカード3からレスポンスa3が返送され、続いて時刻t3においてICカード1からレスポンスa1が返送され、最後に時刻t4においてICカード2からレスポンスa2が返送されている。このように、時間差をもって返送されてきたレスポンスに対処するため、図1に示すICカードテスト装置100には、バッファ121が用意されており、各レスポンスは一旦、このバッファ121に蓄積された後、期待されるべき論理値との比較テストが行わ

5

れる。続いて、時刻 $t_5$ において、リーダライタ部110から各ICカードに対して同時にテストコマンドBが送信され、これを受けて、各ICカードはEEPROMへ所定の書き込み動作を行い、書き込み動作が完了したら、これに対応するレスポンスを発生し、リーダライタ部110へ返送する。図2の例では、まず時刻 $t_6$ においてICカード3からレスポンス $b_3$ が返送され、続いて時刻 $t_7$ においてICカード1からレスポンス $b_1$ が返送され、最後に時刻 $t_8$ においてICカード2からレスポンス $b_2$ が返送されている。レスポンス $b_1 \sim b_3$ は、やはりバッファ121に蓄積された後、期待されるべき論理値との比較テストが行われる。

【0013】以上の動作は、前述した特開平2-296165号公報に開示されたテスト方法である。ところが、この方法では、バッファ121の容量に制限があるため、オーバーフローする問題があることは、既に述べたとおりである。たとえば、図2の例において、時刻 $t_2$ と時刻 $t_4$ との時間差があまり大きいと、レスポンス $a_2$ が返送される時刻 $t_4$ に至る前に、レスポンス $a_3$ を蓄積するバッファがオーバーフローしてしまうことになる。この場合、レスポンス $a_1 \sim a_3$ について正しいテストを行うことができなくなる。本発明は、このような事態が生じた場合でも、正しいテストを可能にするための工夫を加えたものである。

【0014】本発明に係るテスト方法では、ICカードに2つの新規な機能を付け加えておく必要がある。この新規な機能は、ROM内のプログラムを修正することにより付加される。第1の機能は、テストコマンドに回答するレスポンスを返送する際に、このレスポンスをRAMに一時的に書き込む機能である。別言すれば、レスポンスはリーダライタ部110に返送されると同時に、RAMにも書き込まれることになる。したがって、RAMには、このレスポンスを一時的に保持するための特別の領域を確保しておく必要がある。たとえば、図2の例では、時刻 $t_2$ において、ICカード3からリーダライタ部110へレスポンス $a_3$ が返送されるが、このとき、ICカード3内のRAM34にもレスポンス $a_3$ が書き込まれて一時的に保持されることになる。同様に、時刻 $t_3$ では、レスポンス $a_1$ が返送されると同時にRAM14に書き込まれ、時刻 $t_4$ では、レスポンス $a_2$ が返送されると同時にRAM24に書き込まれる。なお、RAMへの保持は一時的なものであるため、次のテストコマンドBが送信されたときには、レスポンス $a_1 \sim a_3$ の一時保持は不要となる。したがって、たとえば時刻 $t_6$ においてレスポンス $b_3$ をRAMに一時保持する場合、RAM上の同じアドレスにおいて、レスポンス $a_3$ をレスポンス $b_3$ に書き替える処理を行えばよい。

【0015】ICカードに付加される第2の機能は、リーダライタ部110から応答要求コマンドXが与えられたときに、その時点でRAMに保持しているレスポンス

6

をリーダライタ部110へ返送する機能である。たとえば、図3に示すタイムチャートにおいて、時刻 $t_1 \sim t_4$ に至るまでは、図2に示すタイムチャートと同じ処理が行われたものとする。ここで、時刻 $t_5$ において、リーダライタ部110から各ICカードに応答要求コマンドXを送信したとすると、時刻 $t_6$ において、すべてのICカードから同時にレスポンス $a_1 \sim a_3$ が返送されてくることになる。各ICカードは、その時点でRAMに一時保持されているレスポンスを読み出し、これをそのままリーダライタ部110へ返送する処理を行うことになる。この場合、EEPROMへの書き込み動作は伴わないので、レスポンス返送に必要な時間は、どのICカードでもほとんど同じであり、時刻 $t_6$ において同時にレスポンスの返送が得られるとみてよい。

【0016】本発明に係るテスト方法を実施するためには、ICカードテスト装置100側にも新規な機能を付加しておく必要がある。すなわち、所定の時期を見計らって各ICカードに対して応答要求コマンドXを送信する機能である。応答要求コマンドXを送信する時期については、いくつかの実施例が考えられる。最も簡単な実施例としては、時刻 $t_1$ にテストコマンドを送信した後、すべてのICカードからのレスポンス返送が完了するであろうと期待できる所定の時刻 $t_5$ において、応答要求コマンドXを送信するようにすればよい。すなわち、ICカードテスト装置100は、テストコマンドを送信してから所定の設定時間が経過したら、自動的に応答要求コマンドXを送信すればよいことになる。図3に示すように、時刻 $t_5$ において応答要求コマンドXを送信すれば、時刻 $t_6$ において、レスポンス $a_1 \sim a_3$ が同時に得られるので、このレスポンスに対して所定のテスト処理を行えばよい。なお、時刻 $t_2, t_3, t_4$ においても、個別にレスポンスが得られているが、これらについては無視するようにすればよい。したがって、この実施例の場合には、ICカードテスト装置100側にバッファ121を用意しておく必要はない。時刻 $t_6$ において得られたレスポンスについてのテスト処理が完了したら、時刻 $t_7$ においてテストコマンドBを送信し、それから所定の設定時間が経過した時点で、同様に応答要求コマンドXを送信すればよい。

【0017】上述の実施例では、同じレスポンスが2度ずつ返送されることになる。すなわち、各ICカードごとに個別に返送される1回目のレスポンスは無視され、全ICカードから同時に返送される2回目のレスポンスだけがテストに用いられる。このように、同じレスポンスを2度ずつ返送する方法には無駄がある。このような無駄を省く1つの方法は、各ICカードによる個別のレスポンス返送処理を中止することである。たとえば、図3に示す例では、時刻 $t_2, t_3, t_4$ におけるレスポンス返送処理を中止すればよい。ICカードは、レスポンスを生成したら、これをRAMに一時保持する処理だ

けを行うようにし、レスポンスを返送する処理は、応答要求コマンドXが与えられたときにだけ行うようにする。こうすれば、レスポンスは常に全ICカード同時に1回だけ返送されるようになり、無駄は省かれる。

【0018】無駄を省く別な方法としては、応答要求コマンドXの送信を必要ときだけ行うようにする方法である。バッファ121を用いる従来の方法の問題は、バッファがオーバーフローしたときに生じる。したがって、バッファがオーバーフローしない限りは、何ら問題はない。そこで、通常は、従来の方法により、時間差をもって返送されてくるレスポンスをバッファに蓄積してからテストを行うことにする。すなわち、通常は、図2のタイムチャートに示される方法によって、テストが行われてゆく。ただし、各レスポンスは、返送時にRAMへも一時保存するようにしておく。このRAMに一時保存されたレスポンスは、通常は、利用されることはない。いざ、バッファのオーバーフローという事態が発生したときには、本発明特有の方法を実施するのである。すなわち、バッファがオーバーフローしたら、適当な時点でICカードテスト装置100から応答要求コマンドXを送信し、RAMに一時保存されていたレスポンスを返送させるのである。このような方法によれば、無駄のない効率的なテストが可能になる。

【0019】

【発明の効果】以上のとおり本発明によるICカードの

テスト方法によれば、ICカードから返送すべきレスポンスを内部メモリに一時的に保存しておくようにしたため、複数のICカードについてのテストを確実に行うことができるようになる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るICカードのテスト方法を説明するためのブロック図である。

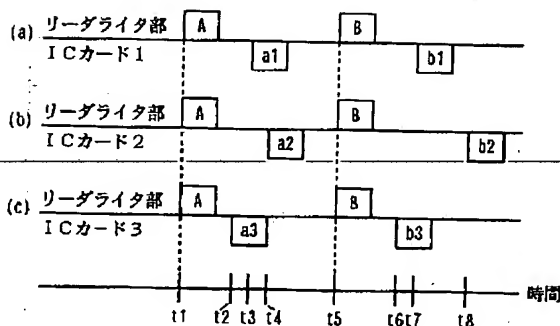
【図2】従来のテスト方法によるテスト動作を示すタイムチャートである。

10 【図3】本発明に係るテスト方法によるテスト動作を示すタイムチャートである。

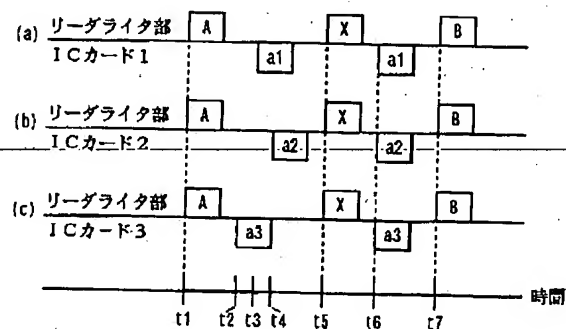
【符号の説明】

- 1, 2, 3... ICカード
- 11, 21, 31... I/O装置
- 12, 22, 32... CPU
- 13, 23, 33... ROM
- 14, 24, 34... RAM
- 15, 25, 35... EEPROM
- 100... ICカードテスト装置
- 20 110... リーダライタ部
- 120... 検査処理部
- 121... バッファ
- A, B... テストコマンド
- a1~a3, b1~b3... レスポンス
- X... 応答要求コマンド

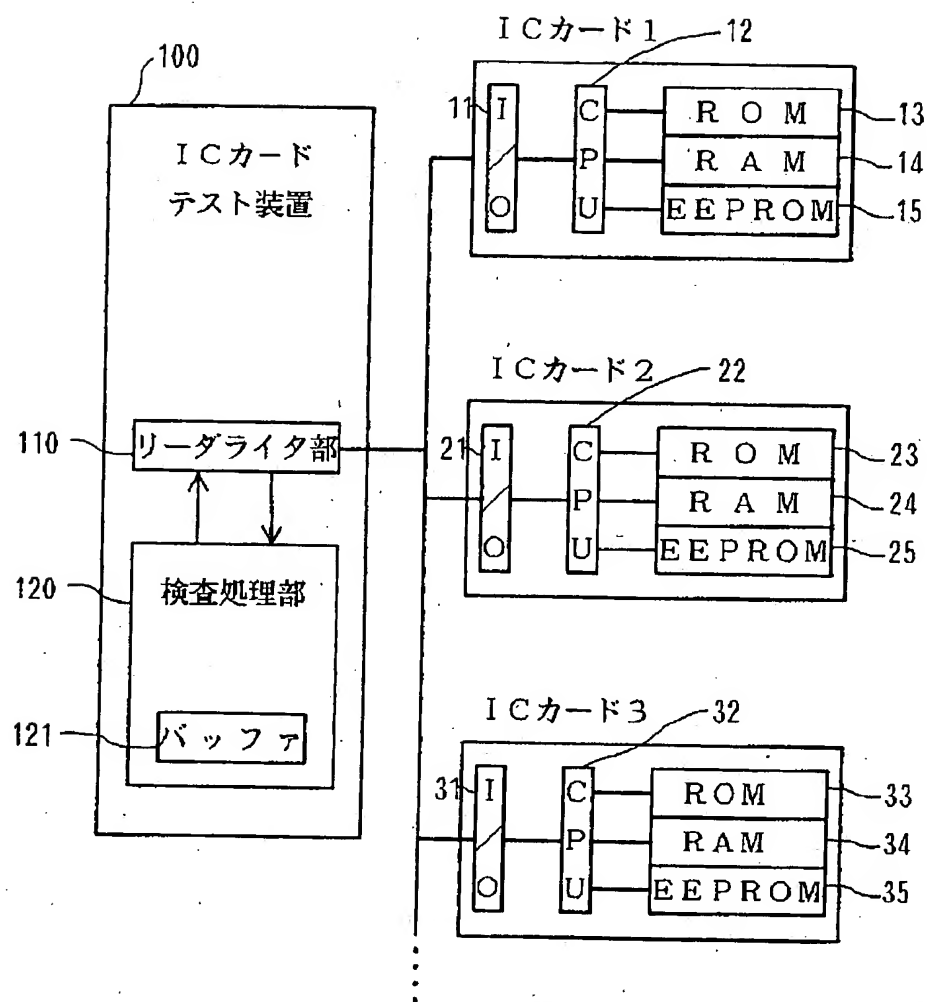
【図2】



【図3】



【図1】



PAT-NO: JP405108905A

DOCUMENT-IDENTIFIER: JP 05108905 A

TITLE: TEST METHOD FOR IC CARD AND IC CARD  
AND TEST DEVICE SUITABLE FOR THE SAME

PUBN-DATE: April 30, 1993

INVENTOR-INFORMATION:

NAME

AISAKA, HIROSHI

MORIYAMA, AKIKO

ASSIGNEE-INFORMATION:

NAME

DAINIPPON PRINTING CO LTD

COUNTRY

N/A

APPL-NO: JP03299720

APPL-DATE: October 18, 1991

INT-CL (IPC): G06K019/07, G06F011/22 , G06K017/00

US-CL-CURRENT: 235/492

---

ABSTRACT:

PURPOSE: To simultaneously perform the writing test to an EEPROM for a plurality of IC cards.

CONSTITUTION: A test command A is sent from a reader/writer part to each IC card 1 to 3 in time t1. Each IC card 1 to 3 performs the writing operation to the EEPROM based on this test command A and returns responses a1 to a3 indicating the end of writing, which is temporarily saved in a built-in RAM.

The returned responses a1 to a3 are tested after temporarily stored in the buffer of the reader/writer. In case a test fails due to the overflow of a buffer, the reader/writer part sends a response request command X in time t5. Receiving this, each IC card 1 to 3 simultaneously returns the responses a1 to a3 temporarily saved in the RAM. The reader/writer part can perform a test using the response which is simultaneously returned.

COPYRIGHT: (C)1993,JPO&Japio

---